

学校编码: 10384

分类号_____密级_____

学 号: 19820131152993

UDC_____

厦 门 大 学

硕 士 学 位 论 文

原子层沉积 HfO_2 薄膜及其 1D1R 器件阻变
特性研究

Resistive switching property of HfO_2 film prepared by
atomic layer deposition and its 1D1R device

陆 超

指导教师姓名: 黄 巍 助理教授

专 业 名 称: 电子与通信工程

论文提交日期: 2016 年 月

论文答辩时间: 2016 年 月

学位授予日期: 2016 年 月

答辩委员会主席: _____

评 阅 人: _____

2016 年 月

厦门大学学位论文原创性声明

本人呈交的学位论文是本人在导师指导下,独立完成的研究成果。本人在论文写作中参考其他个人或集体已经发表的研究成果,均在文中以适当方式明确标明,并符合法律规范和《厦门大学研究生学术活动规范(试行)》。

另外,该学位论文为(硅基光电子材料与器件)课题(组)的研究成果,获得(硅基光电子材料与器件)课题(组)经费或实验室的资助,在(半导体光子学研究中心)实验室完成。

声明人(签名):

年 月 日

厦门大学学位论文著作权使用声明

本人同意厦门大学根据《中华人民共和国学位条例暂行实施办法》等规定保留和使用此学位论文，并向主管部门或其指定机构送交学位论文（包括纸质版和电子版），允许学位论文进入厦门大学图书馆及其数据库被查阅、借阅。本人同意厦门大学将学位论文加入全国博士、硕士学位论文共建单位数据库进行检索，将学位论文的标题和摘要汇编出版，采用影印、缩印或者其它方式合理复制学位论文。

本学位论文属于：

（ ） 1.经厦门大学保密委员会审查核定的保密学位论文，
于 年 月 日解密，解密后适用上述授权。

（ ） 2.不保密，适用上述授权。

（请在以上相应括号内打“√”或填上相应内容。保密学位论文应是已经厦门大学保密委员会审定过的学位论文，未经厦门大学保密委员会审定的学位论文均为公开学位论文。此声明栏不填写的，默认为公开学位论文，均适用上述授权。）

声明人（签名）：

年 月 日

厦门大学博硕士论文摘要库

摘要

随着信息科学与微电子技术的发展,闪存已经成为今天市场上主流的非易失性存储器。但是随着浮栅存储器件尺寸的不断缩小,浮栅耦合、电荷泄漏、单元之间的串扰等问题日益严峻,开发更小尺寸、更低功耗和更高集成度的新型存储单元已成必然趋势。在新型非易失性存储器的研究中,阻变存储器由于结构简单、读写速度快、存储密度高、操作电压低、与 CMOS 工艺兼容性好等优势有望成为新一代非易失性存储器。本文基于原子层沉积生长的 HfO_2 薄膜,研究了在不同温度下原子层沉积生长 HfO_2 薄膜的阻变特性,确定了最佳工艺温度;在此基础上,设计了一种新型的 1D1R 阻变单元器件,阐述了器件的设计思路和制作过程,测试了该器件的阻变特性,分析了器件基于导电通道模型的阻变机理,同时研究并讨论了器件的低温特性和工作温度区间。主要成果如下:

1、研究了不同温度原子层沉积 HfO_2 薄膜的阻变特性。 $\text{Al}/\text{HfO}_2/\text{Pt}$ 结构器件表现出单极性的阻变特性。当生长温度低于 $200\text{ }^\circ\text{C}$ 时, HfO_2 没有阻变特性;生长温度大于 $250\text{ }^\circ\text{C}$ 时开始出现稳定的阻变特性;生长温度大于 $300\text{ }^\circ\text{C}$ 时器件的 SET、RESET 过程一致性退化。其中, $275\text{ }^\circ\text{C}$ 生长的 HfO_2 薄膜表现出优良的一致性和耐受性,所以该温度是阻变特性 HfO_2 的最佳生长温度。

2、设计并制作了一种新型 1D1R 阻变器件,表征了该器件的阻变特性。器件以肖特基二极管和阻变单元串联形成 1D1R 结构,将金属 Ti 层作为连接二极管和阻变单元的公共电极,金属 Ti 层一方面与 Si 衬底接触形成肖特基二极管,二极管反向饱和电流作为保护阻变器件的限制电流,另一方面作为 HfO_2 阻变存储器下电极,增强器件的阻变特性。这种 $\text{Pt}/\text{HfO}_2/\text{Ti}/\text{n-Si}(001)$ 结构的 1D1R 阻变单元器件表现出双极性、自限制的阻变特性。测试结果表明该器件具有良好的一致性和数据保持特性。器件 Forming 电压为 -4.04 V ,经历 68 个电压循环扫描后器件的阻变特性依然很稳定,高低阻态都各自分布在一个数量级之内,高低阻之比为 10^3 , SET 电压集中分布在 -1.2 V 到 -1.8 V 范围内, RESET 电压分布在 0.9 V 到 1.25 V 的范围。同时,以上 SET 电压、RESET 电压、高/低阻态电阻等参数在同批次器件之间也表现出优良的一致性。在 $85\text{ }^\circ\text{C}$ 环境下经历 10^4 s 的测试,器件能够保持原来的阻态,表现出非易失性的数据存储特性。

3、研究了该 1D1R 阻变器件的低温电学特性。测试表明在 $290\text{ K}\sim 250\text{ K}$ 范

围内，随着温度的降低，SET 和 RESET 的电压有所增大。由于串联二极管反向电流的限制作用，器件在小于 245 K 的温度条件下无法实现 SET 操作。因此，该 1D1R 阻变器件的工作温度区间为 250 K 至室温。

关键词：阻变存储器；原子层沉积； HfO_2

厦门大学博硕士论文摘要库

Abstract

With the development of the information sciences and microelectronics, the flash memory has become the mainstream of nonvolatile memories in the market. As the device scaling down, problems such as floating gate coupling, charge leakage, and crosstalk between memory cells become more and more serious, so that developing novel memory cell with smaller size, lower power consumption and with higher integration has become an inevitable trend. In the state-of-art nonvolatile memories, resistive random access memory (RRAM) is considered to be the most promising candidate for the next-generation nonvolatile memory devices, due to its simple structure, fast switching, high density, low operation voltage, and complementary metal–oxide–semiconductor (CMOS) compatibility. In this paper, resistive switching properties of HfO_2 film fabricated at different atomic layer deposition (ALD) temperatures are studied and the optimal process temperature is explored. Moreover, a novel RRAM device with one-diode-one-resistor (1D1R) structure is designed. We illustrate the design and elaborate the fabrication process of the device. Resistive switching properties are measured and the working mechanisms are analyzed. Meanwhile, we study the low-temperature electrical characteristics and the working temperature range of the 1D1R RRAM device. The main work is summarized as followed:

1. Resistive switching properties of HfO_2 film fabricated at different atomic layer deposition temperatures are studied. The devices with $\text{Al}/\text{HfO}_2/\text{Pt}$ structure perform unipolar resistive switching characteristic. When the ALD growth temperatures are less than 200 °C, no resistive switching phenomenon is observed. Stable resistive switching behavior occurs at the ALD temperature beyond 250 °C. But the uniformity and stability of the RESET and SET processes of the device degenerate when the growth temperatures are over 300 °C. As judged by the resistive switching performance of the device, 275 °C is regarded as the optimized ALD fabrication temperature.

2. A novel 1D1R RRAM device is designed and its resistive switching properties

are studied. The 1D1R RRAM device consists of a Schottky diode and a resistive switching cell. As a common electrode for the resistive switching cell and the Schottky diode, the metal Ti layer connects to the n-Si(001) to form a Schottky diode which provides the compliance current for the resistive switching cells. On the other hand, the Ti improves the resistive switching properties of the HfO_2 film. The Pt/ HfO_2 /Ti/n-Si(001)/Al 1D1R device shows bipolar resistive switching behavior and self-compliance property. In the 68 switching cycles after electroforming at -4.04 V, the RESET voltage varies between 0.90 and 1.25 V and the SET occurs in the range from -1.8 to -1.2 V. The resistances of high resistance state (HRS) and low resistance state (LRS) distribute at an order of magnitude respectively. The resistance ratio of 10^3 between HRS and LRS indicates excellent uniformity of the resistive switching property. The properties above show high uniformity as well for different devices from one die. Besides, the resistances of LRS and HRS maintain stable during the 10^4 s test at an elevated temperature of 85°C , illustrating the non-volatility property of the 1D1R device.

3. The low temperature electrical characteristics of the 1D1R device are studied. With decreasing of the temperature in the range from 290 to 250 K, the voltages of SET and RESET increase slightly. The device fails to complete the RESET/SET loop below 245 K because of the limit of the reverse saturation current of series diode, the working temperature range is then determined to be from 250 K to room temperature.

Key Words: Resistive switching random access memory (RRAM); Atomic layer deposition (ALD); HfO_2 .

目 录

第一章 绪 论	1
1.1 阻变存储器概述	1
1.2 阻变存储器机理	3
1.2.1 界面势垒调制模型	3
1.2.2 导电通道模型	4
1.3 阻变存储器性能参数	7
1.4 阻变存储器集成结构	8
1.5 HfO_2 薄膜的阻变特性	9
1.6 本文主要研究内容	11
参考文献	13
第二章 薄膜生长与阻变特性表征	17
2.1 薄膜生长技术	17
2.1.1 原子层沉积	17
2.1.2 磁控溅射	20
2.2 分析测试技术	21
2.2.1 俄歇电子能谱	21
2.2.2 电流电压测试	22
参考文献	23
第三章 不同温度原子层沉积生长 HfO_2 薄膜的阻变特性	25
3.1 原子层沉积制备 HfO_2 薄膜	25
3.2 不同温度生长 HfO_2 薄膜的阻变特性	26
3.3 $\text{Al}/\text{HfO}_2/\text{n-Ge}/\text{Al}$ 结构器件阻变特性	31
3.4 本章小结	33
参考文献	34
第四章 $\text{Pt}/\text{HfO}_2/\text{Ti}/\text{n-Si}$ 结构 1D1R 单元器件的阻变特性	35
4.1 器件结构设计	35
4.2 器件制备	36

4.3 器件性能表征	37
4.3.1 阻变特性	37
4.3.2 阻变机制	42
4.3.3 低温特性	44
4.4 本章小结	46
参考文献	47
第五章 总结与展望	49
附录 硕士期间科研成果及获奖情况	51
致 谢	52

Content

Chapter 1 Introduction.....	1
1.1 Introduction to RRAM	1
1.2 Mechanisms of RRAM.....	3
1.2.1 Interface barrier modulation model.....	3
1.2.2 Filament model	4
1.3 Performance parameter of RRAM device	7
1.4 Integration structure of RRAM device	8
1.5 Resistive switching properties of HfO₂ film	9
1.6 Main work in this thesis.....	11
References	13
Chapter 2 Technologies of film fabrication and characterization of resistive switching property.....	17
2.1 Fabrication technologies.....	17
2.1.1 Atomic layer deposition	17
2.1.2 Magnetron sputtering	20
2.2 Measuring techniques.....	21
2.2.1 Auger electron spectroscopy.....	21
2.2.2 Current-voltage characterization.....	22
References	23
Chapter 3 Resistive switching properties of HfO₂ film fabricated at different ALD temperatures	25
3.1 Fabrication of HfO₂ film by ALD system.....	25
3.2 Resistive switching properties of HfO₂ film	26
3.3 Resistive switching properties of Al/HfO₂/n-Ge/Al device.....	31
3.4 Summary	33
References	34

Chapter 4 Resistive switching properties of 1D1R RRAM device with Pt/HfO₂/Ti/n-Si(001) structure	35
4.1 Device sturctural design	35
4.2 Device fabrication	36
4.3 Device characterization	37
4.3.1 Resistive switching properties	37
4.3.2 Resistive switching mechanism	42
4.3.3 Low temperature electrical characteristics	44
4.4 Summary	46
References	47
Chapter 5 Summary and propects	49
Appendix Publications and awards	51
Acknowledgement.....	52

第一章 绪 论

存储器是现代信息技术中用于保存信息的器件。根据数据保持特性的不同,存储器可分为易失性存储器和非易失性存储器。易失性存储器在断电后信息丢失,主要有动态随机存储器和静态随机存储器;非易失性存储器在断电后信息仍然可以保持,包括所有形式的只读存储器、闪存(Flash),和新型的非易失性存储器。新型非易失性存储器包括:铁电存储器(FRAM)、相变存储器(PRAM)、磁存储器(MRAM)和阻变存储器(RRAM)。

随着信息科学与微电子技术的发展,闪存已经成为今天主流的非易失性存储器,它具有高存储密度、高读写速度、长寿命、低功耗、小尺寸等优点。但是随着半导体工艺技术进入 20 nm 节点,器件浮栅耦合、电荷泄漏、单元之间的串扰等问题日益严峻。开发更小尺寸、更低功耗和更高集成度的新型存储单元已成必然趋势。在新型非易失性存储器中,阻变存储器由于结构简单、读取速度快、存储密度高、操作电压低、与 CMOS 工艺兼容性好等优势而成为下一代非易失性存储器的重点研究对象。

1.1 阻变存储器概述

早在 1962 年, T. W. Hickmott 在研究 $\text{Al}/\text{Al}_2\text{O}_3/\text{Al}$ 结构器件的电学特性时发现,器件在电场作用下表现出电阻回滞现象,即电致负电阻效应^[1]。由此开始了阻变现象和阻变材料的研究。1967 年, J. G. Simmons 和 R. R. Verderber 发现了 $\text{Au}/\text{SiO}/\text{Al}$ 结构的电阻转变行为^[2]。到了 20 世纪 90 年代, A. Asamitsu、M. N. Kozicki、A. Beck 等人对阻变现象做了大量的研究^[3,4,5]。2000 年美国休斯敦大学的 A. Ignatiev 研究小组报道了 $\text{Pr}_{0.7}\text{Ca}_{0.3}\text{MnO}_3$ (PCMO) 薄膜的电阻特性^[6],将阻变存储器的研究推向高潮,引起各大半导体公司和科研机构的关注^[7]。

阻变存储器 (Resistive random access memory, 简称 RRAM) 主要由金属/绝缘体/金属三层结构组成,在不同外加电压作用下,绝缘层电阻可以实现高阻态 (High resistance state, 简称 HRS) 和低阻态 (Low resistance state, 简称 LRS) 之间的相互转变。根据阻变过程中施加电压的极性是否改变,器件表现出单极性

(unipolar) 和双极性 (bipolar) 的阻变特性。单极性阻变特性如图 1.1 (a) 所示^[8], 器件初始处于高阻态, 在给器件施加偏压过程中, 当电压超过阈值电压时, 电阻迅速减小, 电流增大, 器件切换为低阻态。这个由高阻态向低阻态的转变称为“SET 过程”, 发生 SET 过程的电压称为“SET 电压”。接下来重新给器件施加一个与 SET 过程同极性的电压, 在某一电压下电流迅速降低, 器件由低阻态转变为高阻态。这个由低阻态向高阻态的转变称为“RESET 过程”, 与之相对应的电压是“RESET 电压”。由此可见单极性阻变特性的器件在同向偏压下就能实现电阻高低阻态的转变, SET 和 RESET 过程发生在同一偏压极性, 驱动电阻发生转变的是电压大小的不同。

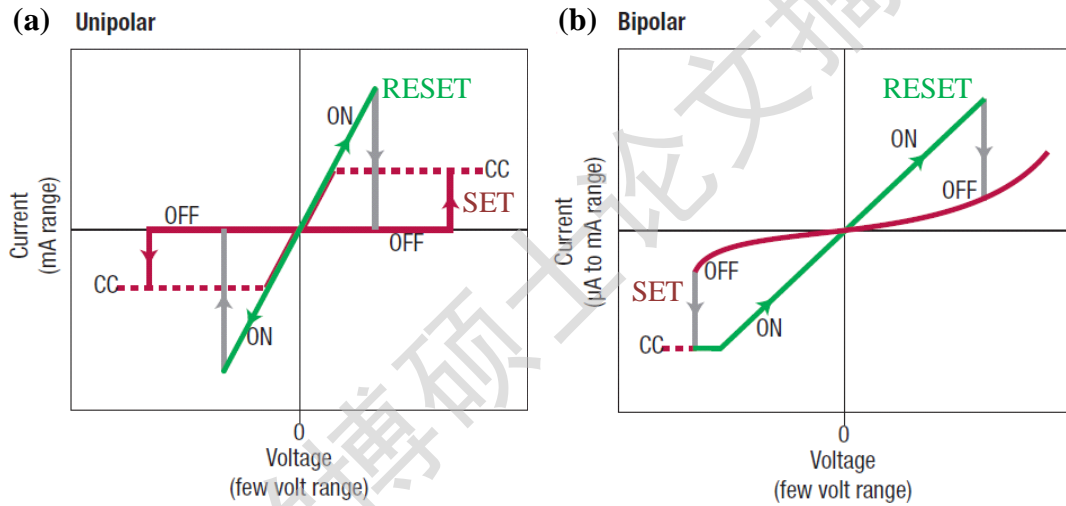


图 1.1 RRAM 阻变特性示意图: (a) 单极性阻变特性; (b) 双极性阻变特性^[8]

双极性阻变特性如图 1.1 (b) 所示, 器件电阻状态的改变不仅需要电压幅值的改变, 更需要电压极性的不同。如果 SET 过程在某一极性的电压下发生, 那么 RESET 过程则需要在相反的电压极性下才能实现。双极性阻变特性只有通过偏压极性的改变才能实现电阻高、低阻态之间的转变, SET 和 RESET 过程发生在不同的电压极性。

需要注意的是, 如果第一次 SET 电压比后续的 SET 电压大很多, 为了与之后的 SET 过程有所区别, 定义第一次 SET 过程为“Forming 过程”, 与之对应的是“Forming 电压”。在 Forming 和 SET 过程中, 为了防止阻变单元的硬击穿, 通常需要施加一定的限制电流 (compliance current) 以达到保护器件的目的。

1.2 阻变存储器机理

具有阻变特性的材料包括固体电解质材料（如 $\text{Ag-Ge-Se}^{[9]}$ 、 $\text{Cu}_2\text{S}^{[10]}$ 、 $\text{GeSe}^{[11]}$ 、 $\text{RbAg}_4\text{I}_5^{[12]}$ 等）、二元/多元氧化物材料（如 $\text{NiO}^{[13]}$ 、 $\text{TiO}_2^{[14]}$ 、 $\text{ZnO}^{[15]}$ 、 $\text{CuOx}^{[16]}$ 、 $\text{ZrO}_2^{[17]}$ 、 $\text{Ta}_2\text{O}_5^{[18]}$ 、 $\text{SrTi(Zr)O}_3^{[19]}$ 、 $\text{HfO}_2^{[20]}$ 等）、有机化合物材料（如 $\text{PS}^{[21]}$ 、 $\text{CuTCNQ}^{[22]}$ 等）。由于材料种类繁多，材料之间结构存在差异，所以阻变机理的解释也不尽相同。到目前为止，阻变机理依然没有定论。但从文献来看，解释模型主要可以分为基于整体效应的界面势垒调制模型和基于局域效应的导电通道模型^[23]。

1.2.1 界面势垒调制模型

界面势垒调制模型指出器件在受外加电压影响时，界面势垒高度发生变化从而导致阻变现象的发生。如图 1.2 所示，在研究 $\text{Ti/Pr}_{0.7}\text{Ca}_{0.3}\text{MnO}_3$ (PCMO) 的电容-电压特性时发现了 $C-V$ 回滞现象^[24]，被认为是界面处的氧空位导致肖特基势垒发生变化引起的。从图中可以发现低阻态的电容高于高阻态，说明低阻态的肖特基势垒耗尽层宽度较之高阻态更窄。在正向电压下，Ti 吸取材料中的氧进入到金属电极而产生大量的带正电的空位，在电场作用下空位在材料中定向迁移使得界面处电子耗尽层宽度增大，肖特基势垒宽度增大阻止电子隧穿，界面电阻呈现高阻态。相反，反向电压作用下，氧原子与氧空位复合，界面处耗尽层宽度变窄，肖特基势垒宽度减小，电子容易隧穿，于是电阻切换成低阻态。

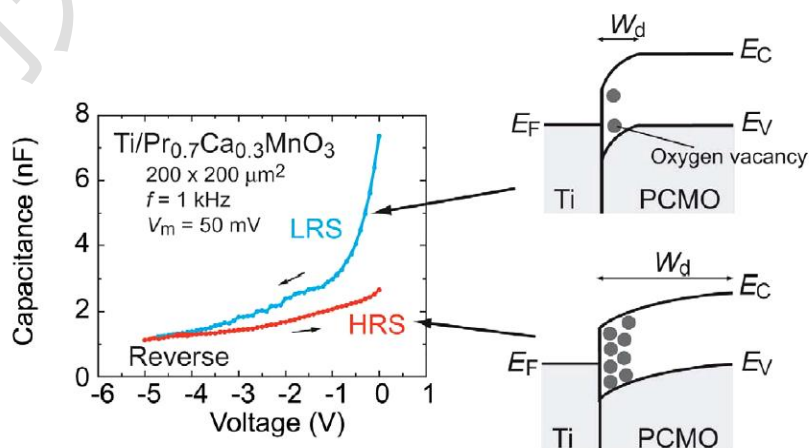


图 1.2 界面势垒调制模型示意图^[24]

1.2.2 导电通道模型

导电通道 (Filament) 模型是现在大家比较认同的一种模型。导电通道模型指出, 薄膜材料局部导电通道的连通和断裂主导了器件在高低阻态之间的转变。图 1.3 是导电通道模型的示意图^[8]。1.3 (a) 图为垂直方向的导电通道, 1.3 (b) 图为水平方向的导电通道。器件在外加电压驱动下材料内部形成局部的导电通道, 当导电通道连接上下电极时, Forming 过程发生, 器件由高阻态转变为低阻态。如图 1.3(c) 所示为导电通道模型阻变过程示意图。对于单极性阻变器件, Forming 之后, 重新为器件施加一个电压, 导电通道在电流的焦耳热效应作用下局部断裂, 器件从低阻态回到高阻态。随后继续施加电压, 导电通道再次连接。而对于双极性阻变器件, 导电通道的解体则在反向电压的驱动下完成。导电通道循通过环往复的断裂和重连实现器件在高低阻态之间的转变。

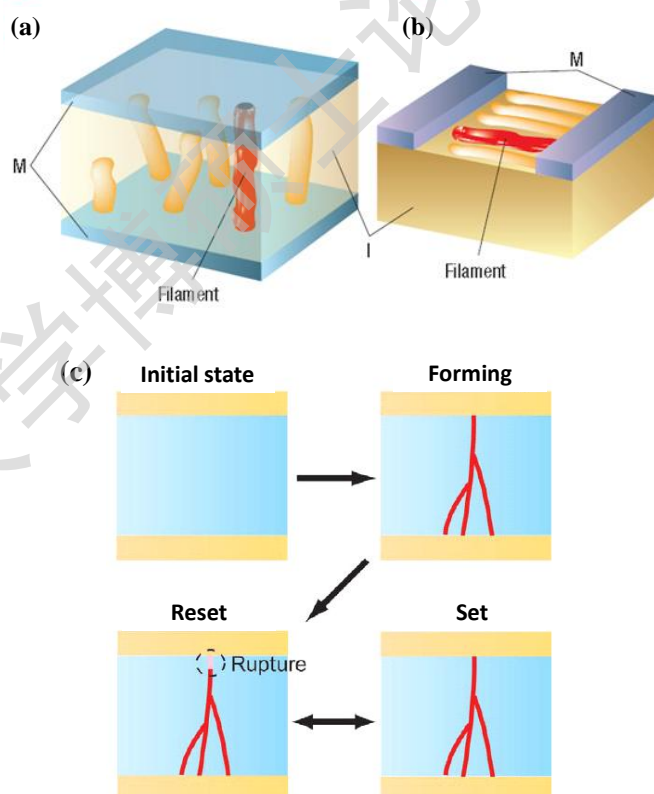


图 1.3 导电通道模型及阻变过程示意图

图 1.4 研究了 NiO 和 CoO 材料在 MIM 结构中导电特性与电极面积的关系^[25], 从图中可以看出, 高阻态的电阻随电极面积的增大而减小, 低阻态电阻则基本不变。说明低阻态的导通是两电极之间材料内部的局部导通。以 SrTiO_3 薄膜阻变

Degree papers are in the “[Xiamen University Electronic Theses and Dissertations Database](#)”.

Fulltexts are available in the following ways:

1. If your library is a CALIS member libraries, please log on <http://etd.calis.edu.cn/> and submit requests online, or consult the interlibrary loan department in your library.
2. For users of non-CALIS member libraries, please mail to etd@xmu.edu.cn for delivery details.